

ISD1110/ISD1420 系列语音录放 集成电路应用说明

一、概述

- ◆ 使用方便的单片 8 至 20 秒语音录放
- ◆ 高质量、自然的语音还原技术
- ◆ 边沿/电平触发放音
- ◆ 自动节电，维持电流 0.5uA
- ◆ 不耗电信息保存 100 年(典型值)
- ◆ 100,000 次录音周期（典型值）
- ◆ 多段信息处理，可分 1 至 80/160 段
- ◆ 片内免调整时钟，可选用外部时钟
- ◆ 无需开发系统
- ◆ 5V 单电源工作
- ◆ COB, DIP, SOIC 封装及工业级

1-1 型号与性能对照表

型号	时间	输入采样	典型带宽	最大段数	最小段数	外部钟频
1110	10 秒	6.4KHz	2.6KHz	80	125ms	819.2KHz
1212	12 秒	5.3KHz	2.2KHz	80	150ms	682.7KHz
1416	16 秒	8.0KHz	3.3KHz	160	100ms	1024.0KHz
1420	20 秒	6.4KHz	2.6KHz	160	125ms	819.2KHz

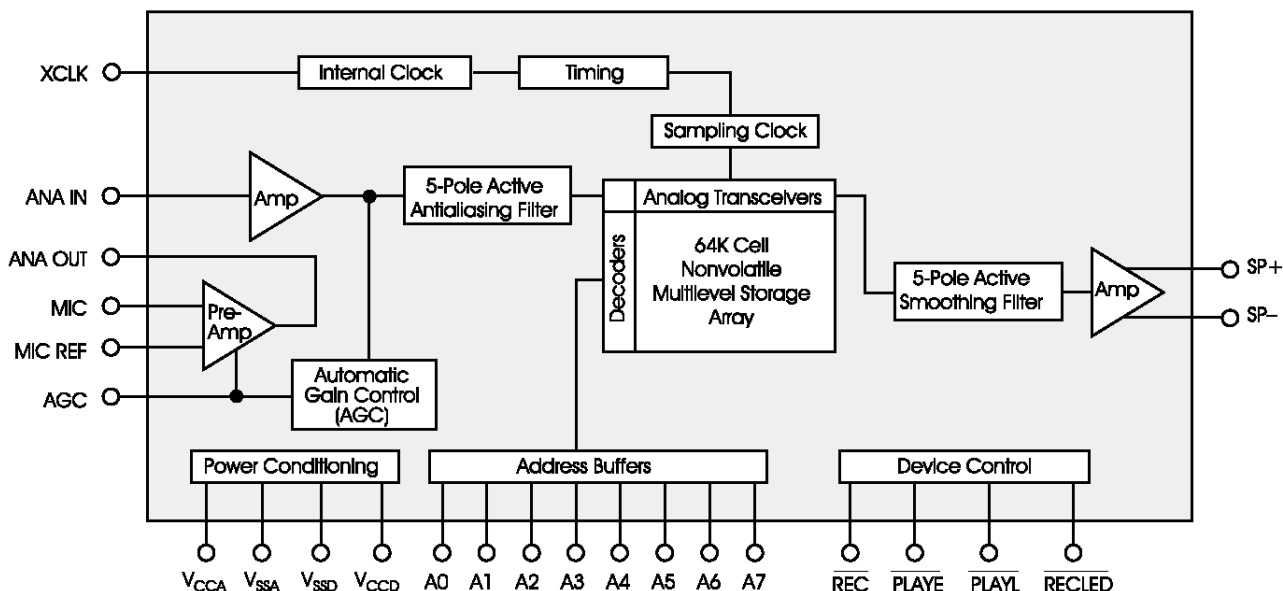


图 1、ISD1110/ISD1420 内部结构框图

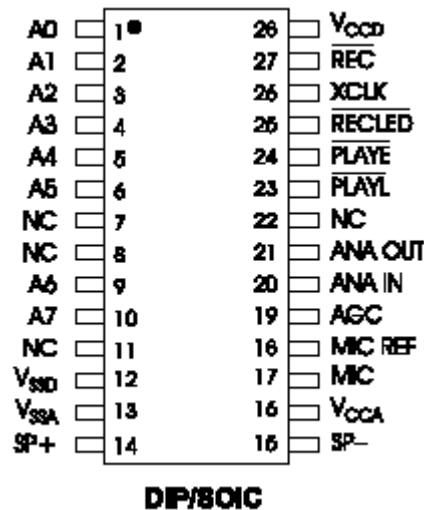
ISD1110/ISD1420 系列单片录放时间 8 至 20 秒，音质好。芯片采用 CMOS 技术，内含震荡器、话筒前置放大、自动增益控制、防混淆滤波器、平滑滤波器、扬声器驱动及 EEPROM 阵列。最小的录放系统仅需麦克风、喇叭、两个按钮、电源及少数电阻电容。在录放操作结束后，芯片自动进入低功耗节电模式、功耗仅 0.5uA。

ISD1110/ISD1420 系列有唯一的录音控制和边缘/电平触发两种放音控制。不分段时外围

线路最简，也可按最小段长为单位任意组合分段，参见表 1-1 “最大段数” 芯片提供若干操作模式，大大提高了控制的灵活性。

芯片采用多电平直接模拟量存储专利技术，每个采样直接存储在片内单个 EEPROM 单元中，因此能够非常真实、自然地再现语音、音乐、音调各效果，避免了一般固体录音电路因量化和压缩造成的量化噪声和“金属声”。采样频率从 5.3, 6.4 到 8.0KHz，对音质仅有轻微影响。片内信息可保存 100 年（无需后备电源），EEPROM 单片可反复录音十万次。

二、 引脚描述



Note: NC means Must Not connect.

ISD1110/ISD1420 封装引脚图

注：ISD1110 系列的/REC，/PLAYE，A6 和 A7 端内部被上拉到 VDD，A0~A5 内部被下拉到 VSS，上拉/下拉阻值在 50K 至 100K Ω ，除此之外，各引脚与 ISD1420 完全相同。电路设计中，这些端的外围上/下拉电阻可省略，但需要仔细考虑静态电流的影响。

电源（VCCA，VCCD） 芯片内部的模拟和数字电路使用不同的电源总线，并且分别引到外封装上，这样可使噪声最小。模拟和数字电源端最好分别走线，尽可能在靠近供电端处相连，而去耦电容应尽量靠近芯片。

地线（VSSA，VSSD） 芯片内部的模拟和数字电路也使用不同的地线，这两个脚最好在引脚焊盘上相连。

录音（/REC） 低电平有效。只要/REC 变低（不管芯片处在节电状态还是正在放音），芯片即开始录音。录音期间，/REC 必须保持为低。/REC 变高或内存录满后，录音周期结束，芯片自动写入一个信息结束标志（EOM），使以后的重放操作可发及时停止。之后芯片自动进入节电状态。

注：/REC 的上升沿有 50 毫秒防颤，防止芯片自动进入节电状态。

边沿触发放音（/PLAYE） 此端出现下降沿时，芯片开始放音。放音持续到 EOM 标志或内存结束，之后芯片自动进入节电状态。开始放音后，可以释放/PLAYE。

电平触发放音（/PLAYL） 此端出现下降沿时，芯片开始放音。放音持续至端回到高电平，遇到 EOM 标志，或内存结束。放音结束后芯片自动进入节电状态。

注：放音过程中当遇到 EOM 或内存结束时，如果/PLAYE 或/PLAYL 仍处在高电平，芯片虽然也进入节电状态（内部震荡器和时钟停止工作），但是由于芯片没有对/PLAYE 和/PLAYL 的上升沿进行消颤，随后在这两个引脚上出现的下隆沿（例如释放按键时的抖动）都会触发放音。

录音指示（/RECLED） 处于录音状态时，此端为低，可驱动 LED。此外，放音遇到 EOM 标志时，此端输出低电平脉冲。